



**NAR Labs** 國家實驗研究院

**台灣半導體研究中心**

Taiwan Semiconductor Research Institute

# 客製化系統晶片設計平台

## 加速系統晶片技術實現

報告人: 蔡維昌研究員

[www.narlabs.org.tw](http://www.narlabs.org.tw)

# 系統晶片合作研發成果亮眼



國立臺灣大學  
National Taiwan University



NAR Labs 國家實驗研究院  
台灣半導體研究中心  
Taiwan Semiconductor Research Institute

## 台大楊家驤研究團隊與中心五位同仁

攜手**成功**研發出

3 顆系統晶片

✓ AI運算加速晶片 - 4~6倍效能



✓ 7軸自主移動機器人控制晶片  
22倍控制頻率，350倍功率效能



✓ 次世代基因定序資料分析晶片  
基因定序與變異分析由數天縮短到  
半小時以內



# 3顆系統晶片全數於ISSCC公開發表



規模最大

最具權威

水準最高

晶片設計最高殿堂

有「晶片設計奧林匹克」美稱

需要有很優秀的成果才能於ISSCC發表  
國際頂尖學校於系統晶片相關共發表12篇

3篇論文  
全都獲選發表  
重砲3連發  
成果豐碩

# 3顆系統晶片全數於ISSCC公開發表



規模最大

最具權威

水準最高

晶片設計最高殿堂

有「晶片設計奧林匹克」美稱

需要有很優秀的成果才能於ISSCC發表  
國際頂尖學校於系統晶片相關共發表12篇

# 國際固態電路研討會 ISSCC

# 3顆系統晶片全數於ISSCC公開發表



規模最大

最具權威

水準最高

晶片設計最高殿堂

有「晶片設計奧林匹克」美稱

需要有很優秀的成果才能於ISSCC發表  
國際頂尖學校於系統晶片相關共發表12篇



## 國際固態電路研討會



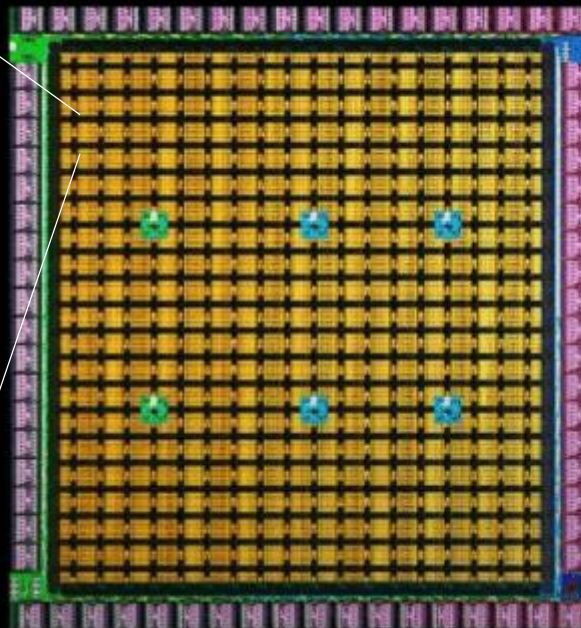
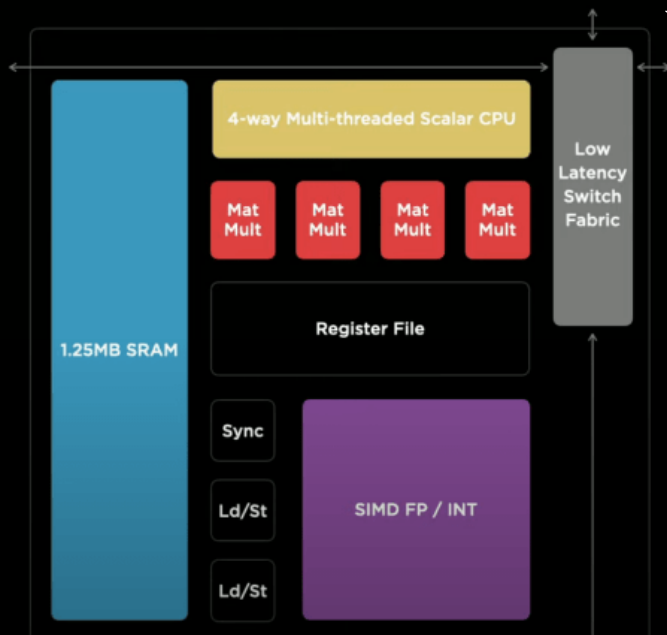
# 客製化系統晶片已成為主流



Apple	M1, M2
Google	Tensor
Amazon	Graviton
Tesla	Dojo

世界領導品牌如蘋果、谷歌、亞馬遜、特斯拉等  
都已紛紛研發應用所需的客製化系統晶片

# Tesla Dojo D1



面積: 645 mm<sup>2</sup>  
7nm 製程

500億顆電晶體

繞線總長度:  
超過17.6公里

## 人工智慧資料訓練與自駕車應用

source: <https://www.semianalysis.com/p/the-tesla-dojo-chip-is-impressive>

# 客製化系統晶片



設計理念上如樂高積木，複雜的系統晶片先架構好地基



智慧語音  
物件辨識  
多媒體  
通訊  
娛樂  
醫療  
自動駕駛  
安全監控  
物聯網  
智慧城市  
智慧生活



# 客製化系統晶片的困難與挑戰



超過數十億  
顆電晶體



錯綜複雜的設計流程



• 設計流程複雜

冗長的  
驗證時間



驗證要耗費數天時間



• 驗證過程耗時

欠缺晶片的  
展示系統



成果只能用圖表顯示



• 缺乏展示系統

學研界研發系統晶片的

阻力

# 亮眼成果如何達成

客製化系統  
晶片的困難

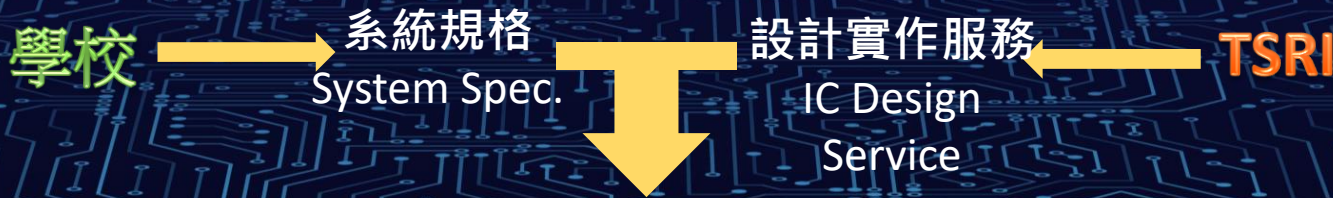
學界博士班  
人力不足

碩士班畢業  
壓力

客製化  
系統晶片

## 推出

# 客製化系統晶片設計平台



## 提供能做、容易做的晶片設計環境 協助學研界完成晶片

ASIC是指專為「特定應用需要」或「特定客戶需要」而量身打造的低成本、低功耗、高效能晶片

FPGA是可程式化邏輯晶片，能根據應用重新規劃電路功能，可協助系統晶片之設計與除錯驗證

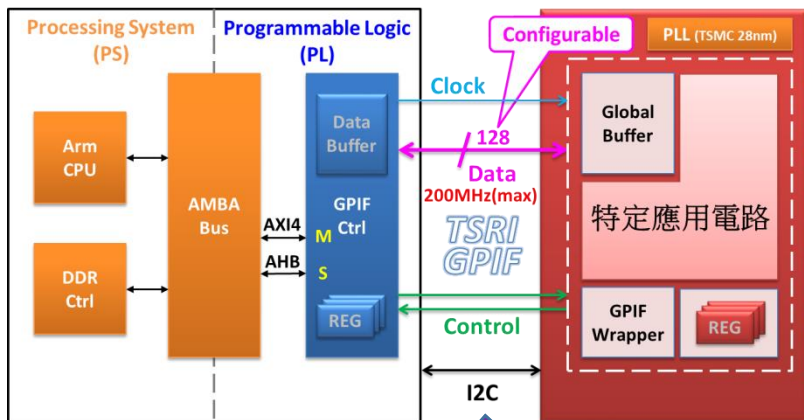


# TSRI推出客製化系統晶片設計平台

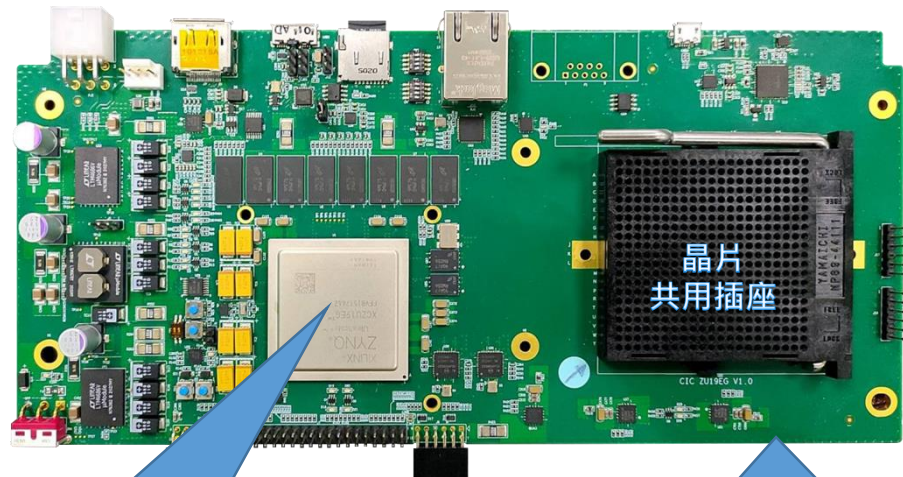


包含

## 晶片設計平台



## 系統驗證平台



1. 晶片實作服務

設計流程複雜

2. 設計驗證加速

驗證過程耗時

3. 晶片系統應用展示

缺乏展示系統

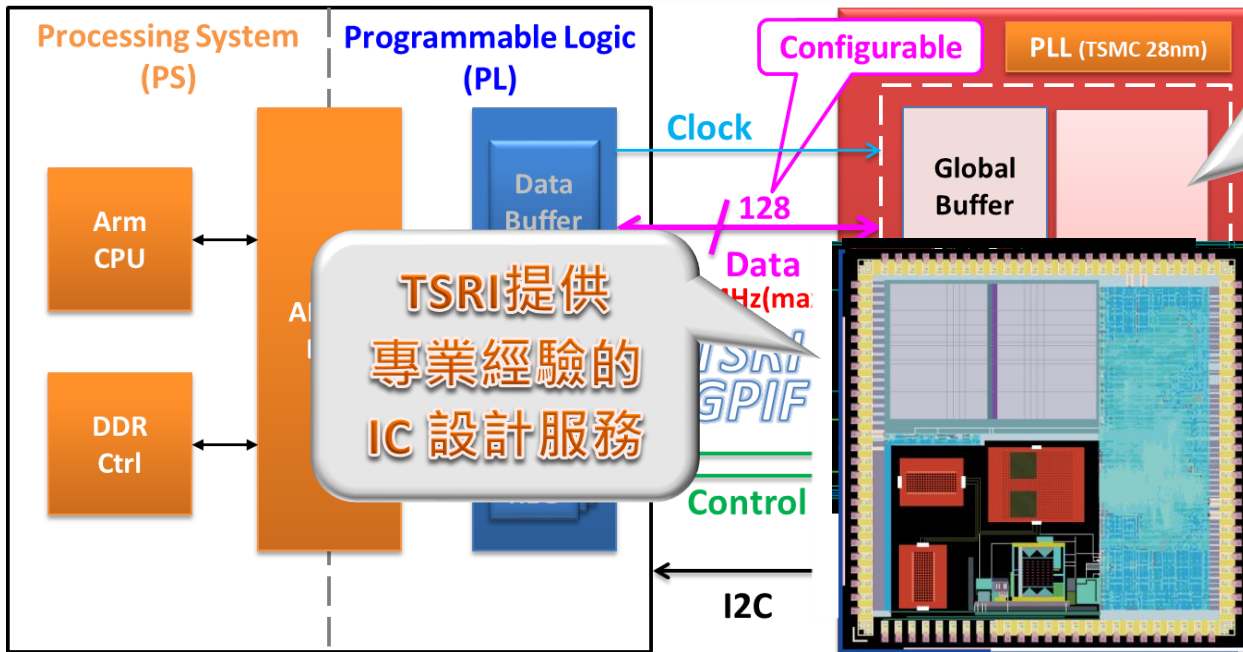
# TSRI平台協助繁複的晶片實作流程



晶片  
設計流程複雜

TSRI支援學研單位  
專業的設計團隊

有效加速  
設計流程



TSRI提供  
專業經驗的  
IC 設計服務

學研單位  
提供  
創意的發想  
與研發應用

晶片設計平台

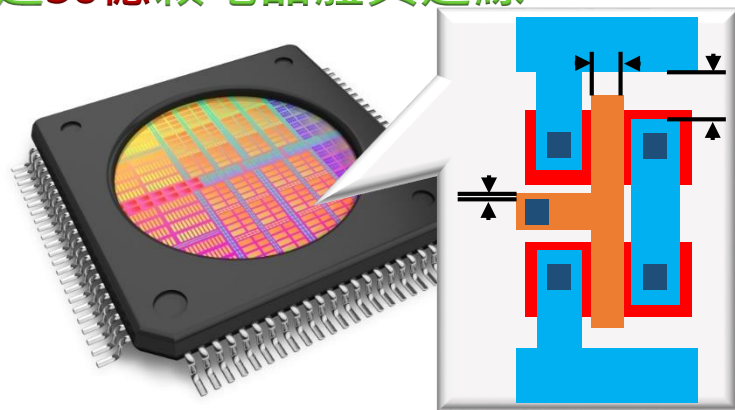
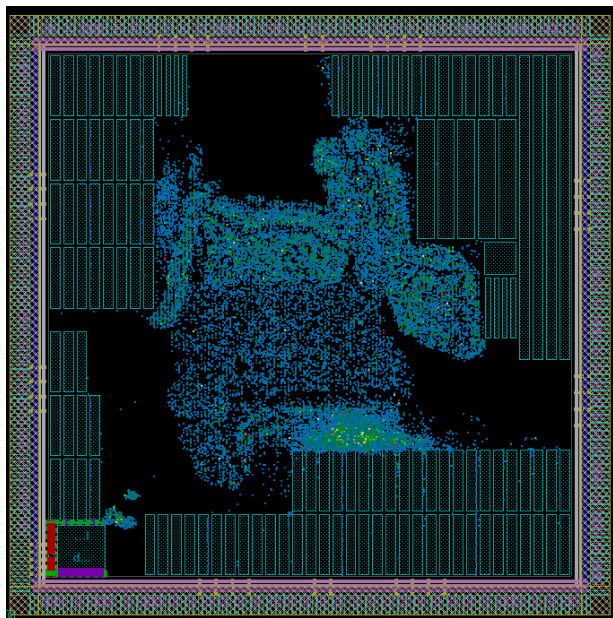


# TSRI平台協助繁複的晶片實作流程



- 每個晶片有超過**30億**顆電晶體與連線

## 繞線擁擠度分析



2顆電晶體組成的電路圖

TSRI**支援**專業晶片設計團隊

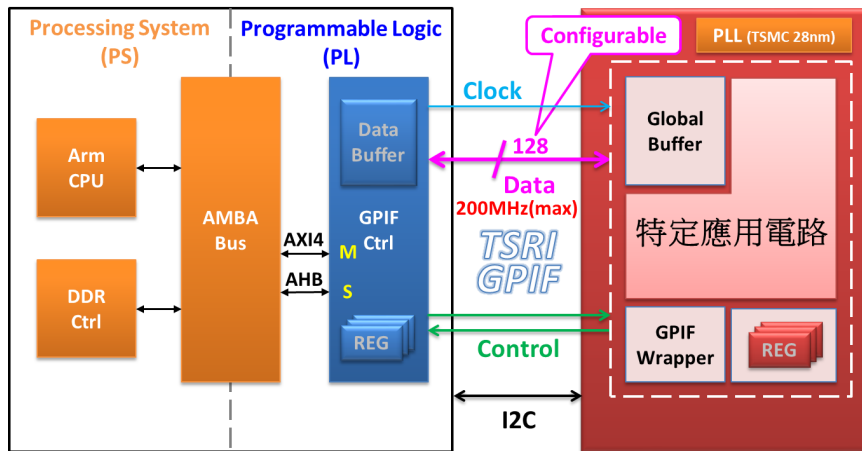
省下約**30%**矽晶面積

一個300萬元的設計案可節省約100萬元  
節省學界設計與晶片實作的時間約半年

# TSRI推出客製化系統晶片設計平台



## 晶片設計平台



## 系統驗證平台



1. 晶片實作服務

2. 設計驗證加速

3. 晶片系統應用展示

# TSRI平台有效縮短驗證時間



以往透過軟體進行系統功能驗證  
與除錯每次需花費**數天**時間

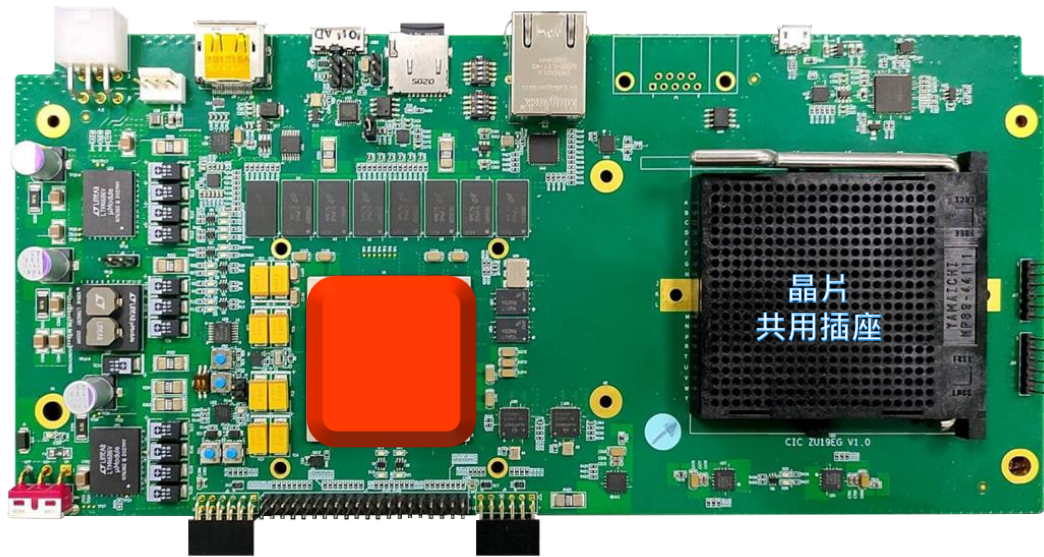
直接在系統驗證平台，以硬體電  
路進行驗證只需**40分鐘**

數天 → 40分鐘



只需  $\frac{1}{50}$  的時間

TSRI 開發出  
簡化高效的設計平台系統板



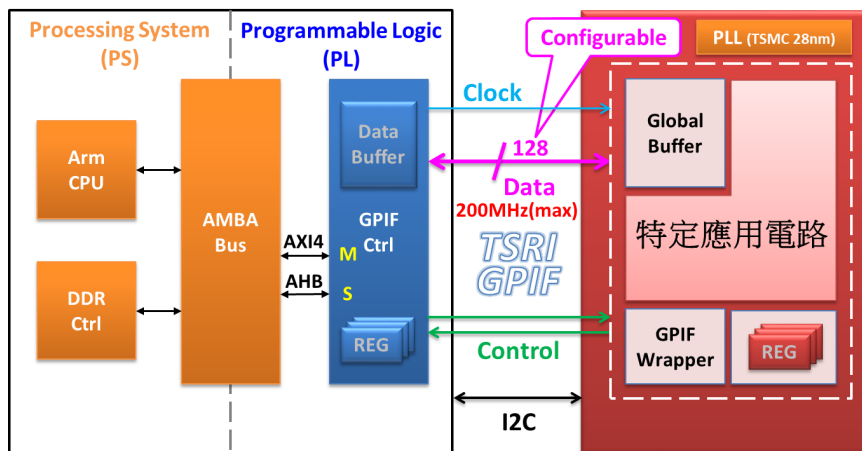
系統驗證平台



# TSRI推出客製化系統晶片設計平台



## 晶片設計平台



## 系統驗證平台



1. 晶片實作服務

2. 設計驗證加速

3. 晶片系統應用展示

# TSRI平台提供簡化高效系統驗證平台



晶片  
缺乏展示系統

TSRI支援學研單位  
晶片展示系統

學研單位節省  
最後一哩路

TSRI 開發出  
簡化高效的電路板  
開箱即用



- 只需將符合接腳規格的晶片安裝在平台上的晶片插座即可進行應用展示(如CPU安裝於主機板上)
- 往常學研界為了展示必須另外再自行開發系統電路板
- 可節省完成晶片到系統展示的最後一哩路至少縮短6個月時程

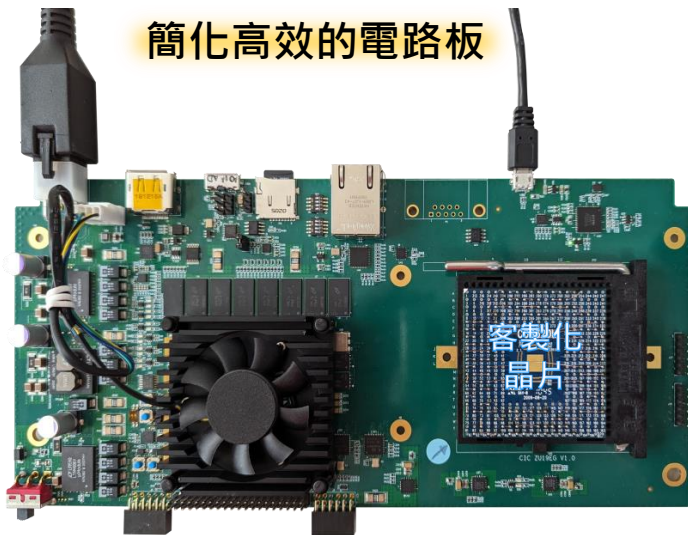
由8個月縮短成2個月  
節省6個月的時間



# TSRI平台提供簡化高效系統驗證平台



簡化高效的電路板

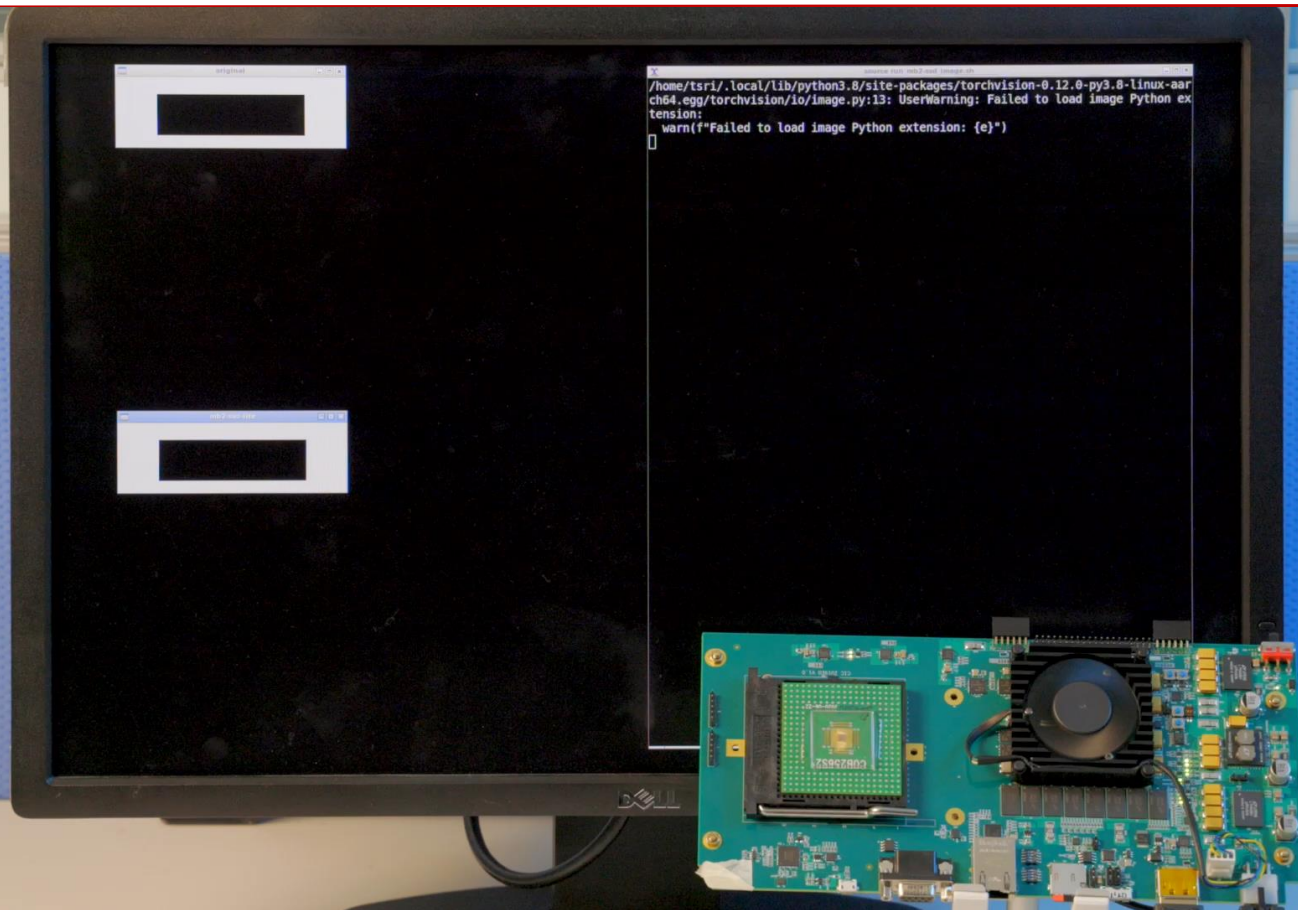


- 可取代學研界以往只能觀測波形圖表
- 只要將晶片安裝在平台上的晶片插座
- 載入軟體映像檔即可進行物件偵測或影像分割等內容的應用展示



抽象的數據圖 → 直觀的影像顯示

# TSRI平台提供簡化高效系統驗證平台





# TSRI加速客製化系統晶片技術實現



台灣半導體研究中心

## 客製化系統晶片設計平台

提供專業的晶片實作服務團隊

設計流程複雜

縮短驗證所需的時間

缺乏展示系統

支援晶片系統展示

# 支援學研界發展系統晶片

原需 2~3年系統晶片開發時程縮短成約 1年

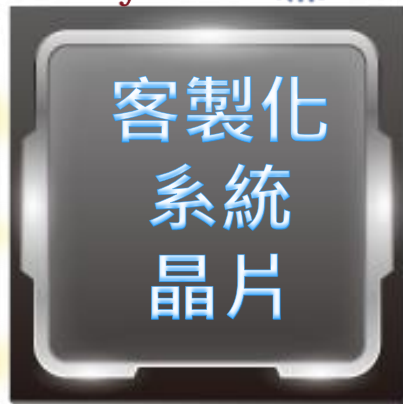
# 學研界申請使用平台合作研發



國立臺灣大學  
National Taiwan University



國立陽明交通大學  
NATIONAL YANG MING CHIAO TUNG UNIVERSITY



**NAR Labs** 國家實驗研究院

台灣半導體研究中心

Taiwan Semiconductor Research Institute

# 學研界申請使用平台合作研發



國立臺灣大學  
National Taiwan University



國立陽明交通大學  
NATIONAL YANG MING CHIAO TUNG UNIVERSITY

客製化系統晶片設計平台  
正式開放  
歡迎學研界申請使用



**NAR Labs** 國家實驗研究院

台灣半導體研究中心

Taiwan Semiconductor Research Institute



# 客製化系統晶片設計平台



晶片設計平台

TSRI

系統驗證平台  
電路板

## 台灣半導體研究中心

矽智財 (IP)

### 學研單位研發系統晶片

設計服務

晶片設計及  
驗證工具

# 最強後盾

高階運算  
伺服器

## 提升學界技術移轉能力與建立新創產業

謝謝您的聆聽！  
Thank you



# 附件: ISSCC論文資訊



1. Yen-Lung Chen, Chung-Hsuan Yang, Yi-Chung Wu, Chao-Hsi Lee, Wen-Ching Chen, Liang-Yi Lin, Nian-Shyang Chang, Chun-Pin Lin, Chi-Shi Chen, Jui-Hung Hung, Chia-Hsiang Yang, “**A Fully Integrated End-to-End Genome Analysis Accelerator for Next-Generation Sequencing**,” *IEEE International Solid-State Circuits Conference (ISSCC)*, pp. 44-46, 2023

「完整整合端至端次世代定序基因分析加速器」

台大: 陳彥龍、楊仲萱、吳易忠、楊家驥教授; 交大: 洪瑞鴻教授; 矽晶定序高速科技: 李詔熙

TSRI: 陳玟靜副研究員、林亮毅佐理工程師、張年翔副研究員、林俊賓副研究員、陳麒旭正工程師

2. Cheng-Yan Du, Chieh-Fu Tsai, Wen-Ching Chen, Liang-Yi Lin, Nian-Shyang Chang, Chun-Pin Lin, Chi-Shi Chen, Chia-Hsiang Yang, “**A 28nm 11.2 TOPS/W Hardware-Utilization-Aware Neural-Network Accelerator with Dynamic Dataflow**,” *IEEE International Solid-State Circuits Conference (ISSCC)*, pp. 1-3, 2023

「具備動態硬體架構切換之深度學習加速器晶片」

台大: 杜承諺、楊家驥教授; 台達電子: 蔡介夫資深工程師

TSRI: 陳玟靜副研究員、林亮毅佐理工程師、張年翔副研究員、林俊賓副研究員、陳麒旭正工程師

3. I-Ting Lin, Zih-Sing Fu, Wen-Ching Chen, Liang-Yi Lin, Nian-Shyang Chang, Chun-Pin Lin, Chi-Shi Chen, Chia-Hsiang Yang, “**A 28nm 142mW Motion-Control SoC for Autonomous Mobile Robots**,” *IEEE International Solid-State Circuits Conference (ISSCC)*, pp. 1-3, 2023

「用於自主移動機器人運動控制之系統晶片」

台大: 林奕廷、傅子興、楊家驥教授

TSRI: 陳玟靜副研究員、林亮毅佐理工程師、張年翔副研究員、林俊賓副研究員、陳麒旭正工程師